

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-298005

(43)Date of publication of application : 29.10.1999

(51)Int.Cl.

H01L 29/786

H01L 21/336

G02F 1/136

(21)Application number : 10-096081

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 08.04.1998

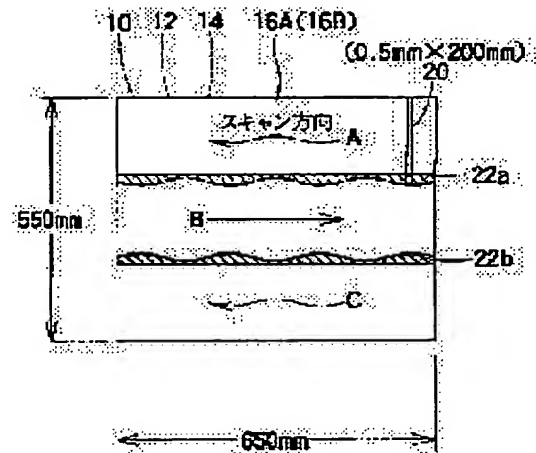
(72)Inventor : SETO TOSHISUKE

(54) THIN-FILM TRANSISTOR AND MANUFACTURE OF LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a thin-film transistor having a high quality polysilicon film, which can make the poor image quality less conspicuous in overlapping sections which occur at the time of excimer laser annealing.

SOLUTION: An amorphous silicon film 16A formed on a glass substrate 10 is changed into a polysilicon film 16B by performing excimer laser annealing on the film 16A through scanning of the film 16A, by moving a linear beam 20 in the width wise direction of the beam 20 a plural number of times. At the performing of excimer laser annealing, overlapping sections 22a and 22b where the scanning is performed twice are provided so as to prevent the formation of un-annealed parts, and the poor image quality in the overlapping sections 22a and 22b are made less conspicuous by continuously changing the overlapping amounts of the overlapping sections 22a and 22b.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-298005

(43) 公開日 平成11年(1999)10月29日

(51) Int. Cl.⁶
 H01L 29/786
 21/336
 G02F 1/136 500

FI
 H01L 29/78 627G
 G02F 1/136 500

審査請求 未請求 請求項の数5 OI (全7頁)

(21) 出願番号 特願平10-96091

(22) 出願日 平成10年(1998)4月8日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 瀬戸 俊 祐

埼玉県深谷市西郷町1-9-2 株式会社

東芝深谷電子工場内

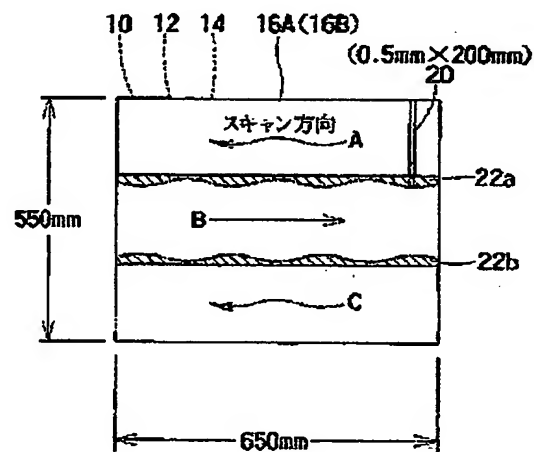
(74) 代理人 弁理士 佐藤 一雄 (外3名)

(54) 【発明の名称】 薄膜トランジスタ及び液晶表示装置の製造方法

(57) 【要約】

【課題】 エキシマレーザアニールの際に生じるオーバーラップ部の画質不良が目立たない、高品質なポリシリコン膜を有する薄膜トランジスタを提供する。

【解決手段】 ガラス基板10上に形成されたアモルファスシリコン膜16A上を線状ビーム20の短尺方向へ線状ビーム20を複数回移動してスキャンすることにより、エキシマレーザアニールを行って、アモルファスシリコン膜16Aをポリシリコン膜16Bとする。このエキシマレーザアニール際、アモルファスシリコン膜16A上における各スキャンの端にあたる部分に、アニールもれのないように前回のスキャンと重ねてスキャンさせるオーバーラップ部22a、22bを設け、このオーバーラップ部22a、22bのオーバーラップ量を連続的に変化させることにより、オーバーラップ部22a、22bにおける画質不良を目立たなくする。



【特許請求の範囲】

【請求項1】 絶縁性基板上のポリシリコン膜に形成されたチャンネル領域とソース・ドレイン領域とを有する薄膜トランジスタの製造方法において、

前記絶縁性基板上にアモルファスシリコン膜を形成する工程と、

前記アモルファスシリコン膜上を線状ビームの短尺方向へ前記線状ビームを複数回移動してスキャンすることにより、レーザアニールを行って、前記アモルファスシリコン膜を前記ポリシリコン膜とする工程と、

を備えるとともに、前記レーザアニールを行う際には、前記アモルファスシリコン膜上における各スキャンの端にあたる部分に、アニールもれのないように前回のスキャンと重ねてスキャンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させる、

ことを特徴とする薄膜トランジスタの製造方法。

【請求項2】 前記レーザアニールを行う際には、少なくとも隔段のスキャンにおいて、前記絶縁性基板を載せたステージを前記線状ビームの長尺方向へ揺動しながら、又は、前記線状ビームを長尺方向へ揺動しながら、前記線状ビームを短尺方向へ移動させる、ことを特徴とする請求項1に記載の薄膜トランジスタの製造方法。

【請求項3】 前記レーザアニールを行う際には、少なくとも隔段のスキャンにおいて、前記絶縁性基板を載せたステージを前記線状ビームの長尺方向の一方へ徐々に移動しながら、又は、前記線状ビームを長尺方向の一方へ徐々に移動しながら、前記線状ビームを短尺方向へ移動させる、ことを特徴とする請求項1に記載の薄膜トランジスタの製造方法。

【請求項4】 絶縁性基板上のポリシリコン膜に形成されたチャンネル領域とソース・ドレイン領域とを有する薄膜トランジスタをスイッチング素子とするアクティブマトリクス型の液晶表示装置の製造方法において、

前記絶縁性基板上にアモルファスシリコン膜を形成する工程と、前記アモルファスシリコン膜上を線状ビームの短尺方向へ前記線状ビームを複数回移動してスキャンすることにより、レーザアニールを行って、前記アモルファスシリコン膜を前記ポリシリコン膜とする工程と、

を備えるとともに、前記レーザアニールを行う際には、前記アモルファスシリコン膜上における各スキャンの端にあたる部分に、アニールもれのないように前回のスキャンと重ねてスキャンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させる、

ことを特徴とする液晶表示装置の製造方法。

【請求項5】 液晶表示装置用のガラス基板上に形成されたアモルファスシリコン膜をレーザアニールによりポリシリコン膜とする、液晶表示装置の製造方法であって、

前記アモルファスシリコン膜上を線状ビームの短尺方向へ前記線状ビームを複数回移動してスキャンすることにより、レーザアニールを行うとともに、

前記レーザアニールを行う際には、前記アモルファスシリコン膜上における各スキャンの端にあたる部分に、アニールもれのないように前回のスキャンと重ねてスキャンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させる、

ことを特徴とする液晶表示装置の製造方法。

10 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はポリシリコンを用いた薄膜トランジスタ、及び、それをスイッチング素子とするアクティブマトリクス型の液晶表示装置の製造方法に関する。

【0002】

【従来の技術】 液晶表示装置に用いられるトップゲート型のポリシリコン薄膜トランジスタは、一般に図5に示すように構成されている。この図5は、トップゲート型のポリシリコン薄膜トランジスタの断面を示す図である。この図5からわかるように、ポリシリコン薄膜トランジスタは、ガラス基板（絶縁性基板）100上に形成された、アンダーコートSiN膜102と、アンダーコートSiO₂膜104とを、備えて構成されている。アンダーコートSiO₂膜104上には、ポリシリコン膜105が形成されており、このポリシリコン105中には、チャンネル領域106と、ソース・ドレイン領域108と、LDD領域110とが、形成されている。これらの上側には、ゲート絶縁膜112と、ゲート線114と、層間絶縁膜116と、ソース・ドレイン電極118とが、形成されている。

【0003】 このようなポリシリコン薄膜トランジスタは、数10～数100 cm²/Vsと高移動度なため、アクティブマトリクス型の液晶表示装置の画素部におけるスイッチング素子や、駆動回路部素子として、用いることができる。画素部におけるスイッチング素子には一般にn型のポリシリコン薄膜トランジスタが用いられるが、通常の構造ではリーク電流が大きくなるため、LDD (Lightly Doped Drain) 構造とし、ドレイン端の電界を緩和してリーク電流を低減させる方式をとるのが普通である。

【0004】 このポリシリコンを用いた薄膜トランジスタの製造方法におけるポリシリコン膜105の形成方法としては、レーザアニール法、あるいは、熱を用いる固相成長法が知られている。ソース・ドレイン領域108の形成方法としては、イオン打ち込み法を行った後にレーザ活性化法あるいは熱活性化法を行う方法や、又は、イオン打ち込み時に同時注入する水素の効果を利用した自己活性化法を行う方法などが知られている。ポリシリコン膜105の形成およびソース・ドレイン領域108

の活性化にレーザを用いる方法は、低温プロセスであり、安価なガラス基板を用いることが可能である。このため、ポリシリコン薄膜トランジスタを用いて液晶ディスプレイを製造する際には、非常に有力な方法である。また、ソース・ドレイン領域108の形成にイオンの質量分離を行わないイオン・ドーピングおよびその利点を活かした自己活性化を用いる方法は、大型基板を用いたプロセスに適するため、量産に向けて非常に有力な方法である。

【0005】次に図6及び図7に基づいて、レーザアニール法および自己活性化法を用いたトップゲート型のポリシリコン薄膜トランジスタの製造方法を説明する。

【0006】図6(a)からわかるように、ガラス基板100上に、アンダーコートS₁N膜102と、アンダーコートS₁O₂膜104と、アモルファスS₁膜105Aを形成する。続いて、レーザアニールによりアモルファスS₁膜105Aを結晶化して、ポリシリコン膜105Bを形成する。この結晶化方法の概念図を図8に示す。この図8からわかるように、長方形の線状ビーム120を用いてエキシマレーザ・アニール(ELA)を行う。この場合、ガラス基板100は大型のものであるので(例えば、550mm×650mm)、線状ビーム120を左右に複数回スキャンする必要があるが生じる。このように複数回スキャンする場合には、エキシマレーザ・アニールのめがねがないように、線状ビーム120の一端側を前回のスキャンした部分とオーバーラップさせることにより、オーバーラップ部121a、121bを形成して、スキャンする必要がある。この場合、ビーム短尺方向、長尺方向ともに、オーバーラップ量はそれぞれ一定になる。例えば、線状ビーム120は、0.5mm×200mmの長方形であり、オーバーラップ量は0.5mm方向が0.45mmであり、200mm方向が25mmである。ここで、0.5mm方向のオーバーラップ量が0.45mmであるとは、次のことを意味する。すなわち、線状ビーム120は30nsのパルスレーザである。このため、線状ビーム120をスキャン方向に移動させている場合におけるパルスとパルスの間、つまり、1つのショットと次のショットの間に、オーバーラップする部分を設ける必要がある。この従来の例においては、この1つのショットと次のショットのオーバーラップする部分の量が、0.45mmであるということである。続いて、図6(a)からわかるように、ポリシリコン膜105Bをバタニングすることにより、残存部分でポリシリコン膜105を形成する。

【0007】次に図6(b)からわかるように、ゲート絶縁膜112を形成し、ゲート線114を形成する。続いて、P⁺イオンを低いドーズ量でイオン・ドーピングすることにより、ポリシリコン膜105の両端側にLDD領域110を形成する。

【0008】次に図6(c)からわかるように、レジス

トマスク122によりマスクして、P⁺イオンを高いドーズ量でイオン・ドーピングすることにより、ポリシリコン膜105におけるLDD領域110の両端側に、n⁺型のソース・ドレイン領域108を形成する。したがって、ポリシリコン膜105におけるLDD領域110の間が、チャネル領域106となる。

【0009】次に図7(a)からわかるように、レジストマスク122を除去した後、層間絶縁膜116を形成する。続いて、これを500℃で1時間、活性化アニールを行う。

【0010】次に図7(b)からわかるように、層間絶縁膜116とゲート絶縁膜112とにコンタクトホールを形成し、このコンタクトホールに、ソース・ドレイン電極118を形成する。以上の工程により、ポリシリコン薄膜トランジスタが完成する。

【0011】

【発明が解決しようとする課題】上述したところからわかるように、アモルファスS₁膜105Aの結晶化の際、一般に長方形の線状ビーム120により、エキシマレーザ・アニール(ELA)を行っていた。そして、線状ビーム120の短尺方向、長尺方向ともオーバーラップ量はそれぞれ一定としていた。このようなエキシマレーザ・アニール(ELA)方法で大型のガラス基板100上にポリシリコン膜105Bを形成しようとした場合、長尺方向のオーバーラップ部121a、121bには他のエリアの2倍のショット数のレーザが照射されることになり、ポリシリコンの結晶粒径が安定せず、TFT特性において、移動度、しきい値電圧のばらつきが大きく、実用上問題があった。特に、対角10インチ以上クラス

の大型液晶表示装置の製造に用いた場合、TFT特性のわずかなばらつきでも長尺方向のオーバーラップ部121a、121bの画質不良が目立ち、例えばオーバーラップ部121a、121bのみ白っぽくなるといった、問題があった。

【0012】そこで本発明は上記課題に鑑みてなされたものであり、オーバーラップ部121a、121bの画質不良が目立たない、高品質なポリシリコン薄膜トランジスタの製造方法を提供することを目的とし、さらに、そのような薄膜トランジスタを用いた液晶表示装置の製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】上記課題を解決するため本発明に係る薄膜トランジスタの製造方法は、絶縁性基板上のポリシリコン膜に形成されたチャネル領域とソース・ドレイン領域とを有する薄膜トランジスタの製造方法において、前記絶縁性基板上にアモルファスシリコン膜を形成する工程と、前記アモルファスシリコン膜上を線状ビームの短尺方向へ前記線状ビームを複数回移動してスキャンすることにより、レーザアニールを行って、前記アモルファスシリコン膜を前記ポリシリコン膜とす

る工程と、を備えるとともに、前記レーザアニールを行う際には、前記アモルファスシリコン膜上における各スキンの端にあたる部分に、アニールもれのないように前回のスキンと重ねてスキュンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させる、ことを特徴とする。

【0014】また、本発明に係る液晶表示装置の製造方法は、絶縁性基板上のポリシリコン膜に形成されたチャネル領域とソース・ドレイン領域とを有する薄膜トランジスタをスイッチング素子とするアクティブマトリクス型の液晶表示装置の製造方法において、前記絶縁性基板上にアモルファスシリコン膜を形成する工程と、前記アモルファスシリコン膜上を線状ビームの短尺方向へ前記線状ビームを複数回移動してスキュンすることにより、レーザアニールを行って、前記アモルファスシリコン膜を前記ポリシリコン膜とする工程と、を備えるとともに、前記レーザアニールを行う際には、前記アモルファスシリコン膜上における各スキンの端にあたる部分に、アニールもれのないように前回のスキンと重ねてスキュンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させる、ことを特徴とする。

【0015】さらに、本発明に係る液晶表示装置の製造方法は、液晶表示装置用のガラス基板上に形成されたアモルファスシリコン膜をレーザアニールによりポリシリコン膜とする、液晶表示装置の製造方法であって、前記アモルファスシリコン膜上を線状ビームの短尺方向へ前記線状ビームを複数回移動してスキュンすることにより、レーザアニールを行うとともに、前記レーザアニールを行う際には、前記アモルファスシリコン膜上における各スキンの端にあたる部分に、アニールもれのないように前回のスキンと重ねてスキュンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させる、ことを特徴とする。

【0016】

【発明の実施の形態】本実施形態は、ガラス基板上に形成されたアモルファスシリコン膜上を線状ビームの短尺方向へ線状ビームを複数回移動してスキュンすることにより、レーザアニールを行って、アモルファスシリコン膜をポリシリコン膜とする際に、アモルファスシリコン膜上における各スキンの端にあたる部分に、アニールもれのないように前回のスキンと重ねてスキュンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させることにより、オーバーラップ部における品質不良を目立たなくしたものである。以下、図面に基づいてより詳しく説明する。

【0017】図1は、本実施形態に係るアモルファスシリコン膜の結晶化方法を説明する図である。すなわち、上述した従来技術における図6(a)からわかるように、アモルファスシリコン膜105Aをレーザアニールにより結晶

化して、ポリシリコン膜105Bを形成する方法を説明する図である。

【0018】図1からわかるように、上述した従来技術と同様に、ガラス基板10上には、アンダーコートS1、N膜12と、アンダーコートS1、O₂膜14と、アモルファスシリコン膜16Aとが、形成されている。このアモルファスシリコン膜16Aは、線状ビーム20を用いてエキシマレーザ・アニール(ELA)を行うことにより、結晶化して、ポリシリコン膜16Bとするための膜である。本実施形態においては、ガラス基板10は550mm×650mmの大きさであり、線状ビーム20は0.5mm×200mmの大きさである。このため、線状ビーム20を横方向に移動させて複数回スキュンさせることにより、アモルファスシリコン膜16A全体をエキシマレーザ・アニールする必要がある。例えば、1回目のスキュンを上段において矢印A方向にした場合、2回目のスキュンを中段において矢印B方向にし、3回目のスキュンを下段において矢印C方向にする必要がある。

【0019】このように複数回スキュンをする際には、アニールもれのないように、オーバーラップ部22a、22bを設ける必要がある。このオーバーラップ部22a、22bの長尺方向のオーバーラップ量は5mm〜25mmの間で連続的に変化している。すなわち、1回目のスキュンでは、ガラス基板10を載せたステージを線状ビーム20の長尺方向に揺動させることにより、又は、線状ビーム20そのものを長尺方向に揺動させることにより、アモルファスシリコン膜16Aにおけるアニールされた部分の下端側を線状ビーム20の長尺方向に向かって不揃いにする。2回目のスキュンでは、線状ビーム20を直線的に移動させて、アモルファスシリコン膜16Aにおけるアニール部分の上端側及び下端側を直線的に揃える。3回目のスキュンでは、一回目と同様に、ガラス基板10を載せたステージを線状ビーム20の長尺方向に揺動させることにより、又は、線状ビーム20そのものを長尺方向に揺動させることにより、アモルファスシリコン膜16Aにおけるアニールされた部分の上端側を線状ビーム20の長尺方向に向かって不揃いにする。このように複数回スキュンすることにより、オーバーラップ部22a、22bのオーバーラップ量を連続的に変化させる。

【0020】線状ビーム20の移動速度方式については、定速式と非定速式とが挙げられるが、本実施形態においては、いずれを適用することも可能である。図2(a)は定速式の様子を説明する図であり、図2(b)は非定速式の様子を説明する図である。図2(a)からわかるように、定速式では、線状ビーム20がガラス基板10に照射されるまでの間に十分に移動速度を加速しておく(矢印D)。これにより、ガラス基板10上における線状ビーム20の移動速度は一定となる(矢印E)。そして、ガラス基板10上を線状ビーム20が通過し終えた後、移動速度は減速する(矢印F)。このよ

うに定速式では、ガラス基板10上を線状ビーム20が通過する速度は定速になる。このため、線状ビーム20に照射の強度を一定にすることが可能となる。

【0021】図2(b)からわかるように、非定速式では、線状ビーム20がガラス基板10に照射されてからもその移動速度は加速している(矢印G)。そして、線状ビーム20がガラス基板10上を移動している途中で一定の速度になる(矢印H)。この線状ビーム20がガラス基板10上を通過する前に、移動速度を減速する(矢印I)。このように非定速式では、ガラス基板10上において線状ビーム20の移動速度に変化があることから、その移動速度に合わせて、線状ビーム20の照射の強度をコントロールする必要がある。

【0022】定速式ではガラス基板10に線状ビーム20が照射される前後に一定の加減速時間を要する。このため一般的には、定速式の方が全体のスループットが低く、非定速式の方が全体のスループットは高い。

【0023】このエキシマレーザ・アニールの際の線状ビーム20の動きを詳しくは、本実施形態は従来の製造工程と同様のものであるため、ここでは、その詳しい説明を省略する。

【0024】以上述べたところからわかるように、本実施形態においては、オーバーラップ部22a、22bにおけるオーバーラップ量が連続的に変化するようにしたので、あるオーバーラップ部22a、22bで突発的に発生する不良があっても目立たなくすることができる。すなわち、線状ビーム20の長尺方向のオーバーラップ量を短尺方向に向かって連続的に変えることにより、長尺方向のオーバーラップ部22a、22bのTFT特性が安定し、オーバーラップ部22a、22bの画質不良が目立たない、高品質なポリシリコン膜16Bを得ることができる。

【0025】図3に従来技術と本実施形態とのオーバーラップ部での画質不良の発生率を示す。この図3からわかるように、従来技術におけるオーバーラップ部の画質不良発生率は20%であるのに対し、本実施形態におけるオーバーラップ部の画質不良発生率は0%である。すなわち、本実施形態によれば、オーバーラップ部での画質不良は目立たなくなり、画質不良は激減することがわかる。ここで、画質不良であるかどうかは、目視して表示ムラがあるかどうかで判定する。

【0026】さらに、図1からわかるように、矢印A、Cで示す方向にスキャンする場合には、線状ビーム20でアニールする端部の位置を連続的に変化させ、矢印Bで示す方向にスキャンする場合は、線状ビーム20でアニールする端部の位置を変化させずに一定になるようにした。このため、矢印Bに示す方向にスキャンする場合におけるステージ又は線状ビームの動きを、単純にすることができ、すなわち、階段のスキャンにおいて、アニールする端部の位置を連続的に変化させ、又は、直線

的に変化させないようにしたので、オーバーラップ部22a、22bのオーバーラップ量を変化させつつ、ステージや線状アニール20の制御を単純にすることができる。

【0027】図4は、本発明の別実施形態に係るアモルファスシリコン膜の結晶化方法を説明する図である。この図4からわかるように、矢印A方向への1回目のスキャンでは、線状ビーム20を僅かに左上側方向へ移動させ、アニールの下端部が僅かに左上側に傾くようにする。矢印B方向への2回目のスキャンでは、線状ビーム20を水平方向へ移動する。矢印C方向への3回目のスキャンでは、線状ビーム20を僅かに左下側方向へ移動させ、アニールの上端部が僅かに左下側に傾くようにする。このために、本実施形態においては、ガラス基板10を載せたステージを線状ビーム20の長尺方向の下側へ徐々に移動しながら、又は、線状ビーム20を長尺方向の上側へ徐々に移動しながら、線状ビーム20を短尺方向へ移動させることにより、エキシマレーザ・アニールを行う。

【0028】このように複数回スキャンをすることにより、オーバーラップ部22c、22dにおけるオーバーラップ量を連続的に変化させることができる。すなわち、オーバーラップ量を図中左側に向かうにしたがって小さくすることができるので、オーバーラップ量が連続的に変化する。結果的に、オーバーラップ部22c、22dの画質不良を目立たなくすることができる。

【0029】なお、本発明は上記実施形態に限定されず種々に変形可能である。例えば、線状ビーム20でスキャンする回数は、3回に限られるものではなく、2回以上の複数回であればよい。また、図1及び図3における矢印B方向への2回目のスキャンは、必ずしも水平なものではなく、1回目や3回目のスキャンと同様に、変化を付けてもよい。

【0030】

【発明の効果】本発明によれば、絶縁性基板上に形成されたアモルファスシリコン膜上に線状ビームの短尺方向へ線状ビームを複数回移動してスキャンすることにより、レーザアニールを行って、アモルファスシリコン膜をポリシリコン膜とする際に、アモルファスシリコン膜上における各スキャンの端にあたる部分に、アニールもれのないように前回のスキャンと重ねてスキャンさせるオーバーラップ部を設け、このオーバーラップ部のオーバーラップ量を連続的に変化させることとしたので、オーバーラップ部における画質不良を目立たなくすることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係るエキシマレーザ・アニールの様子を説明する図である。

【図2】線状ビームの移動速度形式を説明する図であり、(a)は定速式を、(b)は非定速式を説明する図である。

【図3】従来技術におけるオーバーラップ部での画質不良の発生率と、本実施形態におけるオーバーラップ部での画質不良の発生率とを、表にして比較して示す図。

【図4】本発明の別の実施形態に係るエキシマレーザ・アニールの様子を説明する図。

【図5】ポリシリコンを用いた薄膜トランジスタの断面を示す図。

【図6】従来における薄膜トランジスタの製造工程の一部を示す断面図。

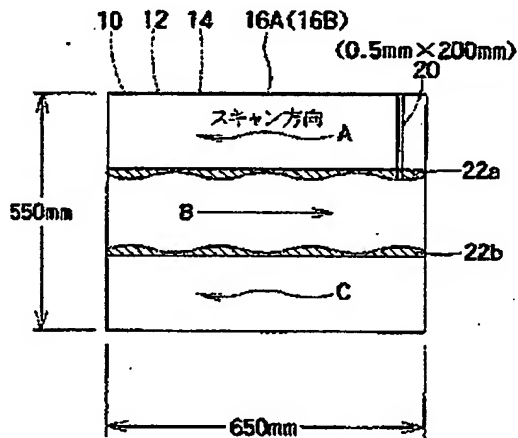
【図7】従来における薄膜トランジスタの製造工程の一部を示す断面図。

*【図8】従来のエキシマレーザ・アニールの様子を説明する図。

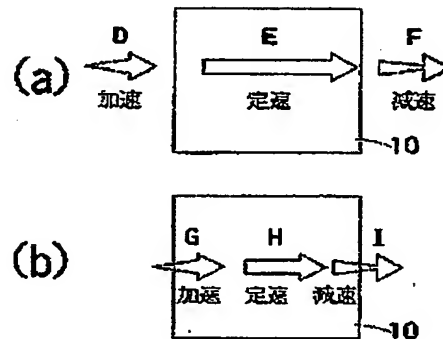
【符号の説明】

- 10 ガラス基板
- 12 アンダーコートSiN膜
- 14 アンダーコートSiO₂膜
- 16A アモルファスSi膜
- 16B ポリシリコン膜
- 20 線状ビーム
- 22a、22b オーバラップ部

【図1】



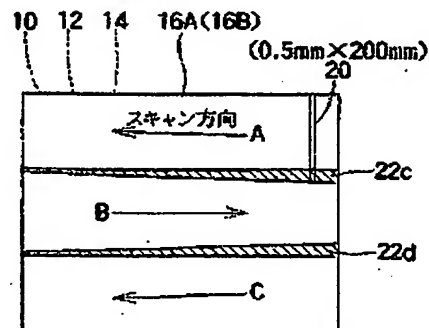
【図2】



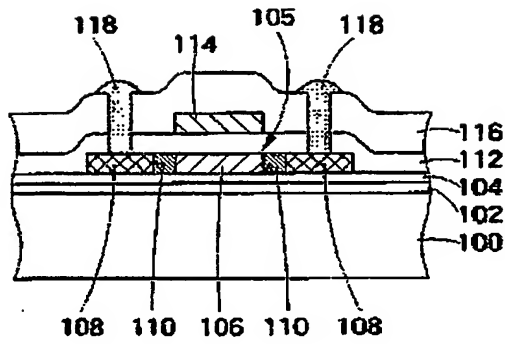
【図3】

	従来技術	本実施形態
画質不良発生率	20%	0%

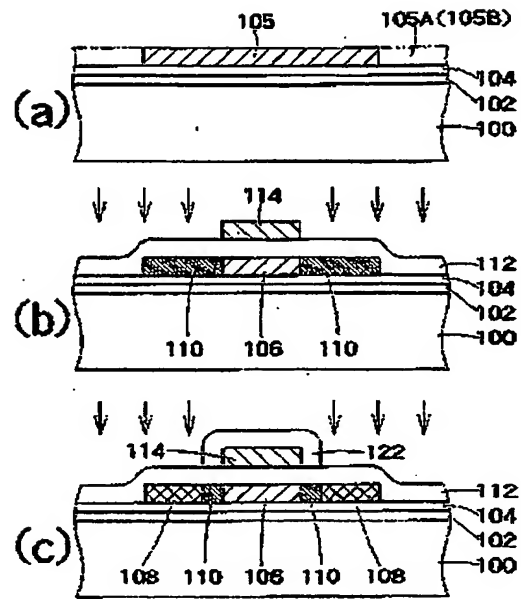
【図4】



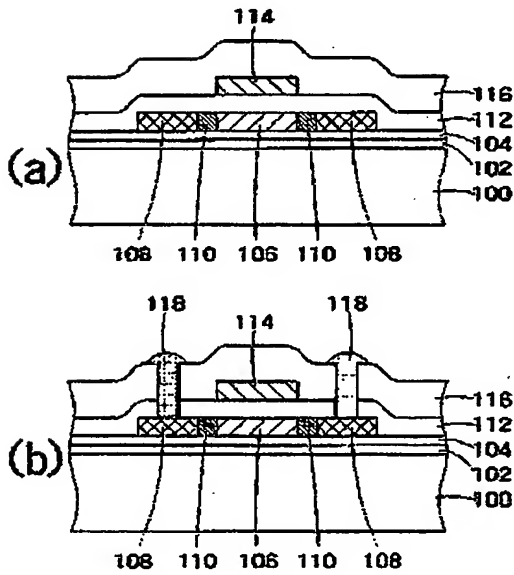
【図5】



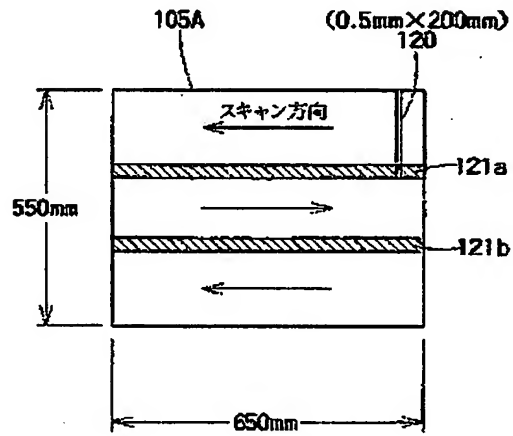
【図6】



【図7】



【図8】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.